

Xilinx T1 — новый ускоритель для архитектуры O-RAN

Владимир ВИКУЛИН
fpga@macrogroup.ru

Одной из веток современного технического и технологического развития беспроводной передачи данных является реализация сетей пятого поколения, или 5G. Переход к ней обусловлен в первую очередь возросшим мобильным трафиком, что приводит к возрастающей нагрузке на сеть. Переход к технологии 5G, которая, к слову, по скорости передачи данных в 20 раз быстрее технологии 4G, позволит решить эту проблему.

Переход к новой технологии никогда не бывает простым и связан с множеством технических и политических проблем. Одной из таких проблем, как ни странно, является то, что производители предлагают законченные, вертикально интегрированные решения. Этот подход облегчает развертывание и эксплуатацию систем, но приводит к монополизму, поскольку привязывает оператора сети к конкретному поставщику, затрудняет модернизацию сети и препятствует выходу на рынок новых производителей.

Борьба с монополизмом, альянс O-RAN

Для повышения гибкости систем оптимальный подход — это стандартизация, позволяющая различным производителям выпускать устройства, наилучшим образом внедрять стандартные функции и объединять их в системы, пользуясь типовыми интерфейсами. Важным вкладом в стандартизацию сетей 5G стала архитектура O-RAN (Open Radio Access Network, Открытые сети радиодоступа), продвигаемая альянсом O-RAN — некоммерческой организацией, основанной крупнейшими мировыми опе-

раторах мобильной связи. Свою задачу альянс видит в подготовке открытых требований, архитектуры и семейства стандартов, описывающих сеть радиодоступа нового поколения. Основными принципами данной сети являются виртуализация сетевых элементов, использование аппаратных платформ со стандартной открытой архитектурой и стандартизации всех интерфейсов для оборудования сети радиодоступа. Благодаря таким принципам RAN позволяет комплексовать сеть радиодоступа из оборудования и ПО различных вендоров, стыкующегося по стандартным интерфейсам, и отказаться от олигополии ведущих вендоров (Huawei, Nokia, Ericsson и др.) на рынке профессионального оборудования мобильных сетей, предлагающих закрытые, жесткие, вертикально реализованные решения, завязанные на конкретного вендора.

Естественно, для внедрения нового стандарта необходимо новое оборудование, созданное в соответствии с его спецификациями. В то же время начальные версии стандартов, как правило, недостаточно стабильны и быстро меняются, что затрудняет разработку такого оборудования. Поэтому главным требованием для коммуникационного оборудования нового поколения является гибкость и адаптируемость, то есть те подходы, которые со дня своего основания развивает компания Xilinx.

Xilinx T1 — ускоритель для задач 5G

Спрос на решения O-DU и vBBU быстро растет, поскольку они предоставляют открытую стандартную платформу для широкого спектра виртуализированных услуг 5G. Карта T1 представляет собой однослотовый PCIe-ускоритель (FHHL), который можно подключать к стандартным серверам x86 (или иной архитектуры) для обработки протоколов в реальном времени, необходимых для виртуализированных платформ O-DU

5G. Кроме того, она берет на себя линейные и ресурсоемкие функции, включая кодирование и декодирование каналов с использованием усиленных кодеров LDPC и Turbo, согласование и отмену согласования скорости, управление буфером HARQ и многое другое, освобождая процессор для выполнения других задач. Карта T1 упрощает развертывание 5G, предлагая готовые решения партнеров по экосистеме, в том числе референс-дизайны O-RAN fronthaul и 5G NR layer 1.

Согласно выпущенному 15.09.20 пресс-релизу [1], карта T1 Telco Accelerator Card, построенная на основе чипа Xilinx Zynq Ultrascale + MPSoC и RFSoc, предназначена для реализации распределенных устройств O-RAN (O-DU — Open Distribution Unit, открытый модуль дистрибуции) и виртуальных модулей основной полосы частот (vBBU — Virtual Base Band Unit, виртуальный модуль основной полосы пропускания) в сетях 5G. Плата T1 (рис. 1), созданная с помощью проверенных на практике систем на кристалле Xilinx и IP, уже используемых в сетях 5G, является единственной многофункциональной картой с форм-фактором PCIe, которая поддерживает как протоколы O-RAN fronthaul, так и выполнение функций уровня 1. Благодаря своей архитектуре подобные ускорители резко сокращают нагрузку на процессоры и сводят их необходимое количество к минимуму, при этом сохраняя общую производительность системы и снижая общее энергопотребление и стоимость системы по сравнению с альтернативными решениями.

Выполнение критически важных функций кодирования непосредственно на карте T1 обеспечивает повышение производительности кодирования до 45 раз и декодирования в 23 раза по сравнению с выполнением тех же функций на процессорах того же сервера без ускорителя T1. Таким образом, карта T1 позволяет использовать меньше ядер ЦП, снижая стоимость системы и общее энергопотребление (таблица).



Рис. 1. Ускоритель Xilinx T1 Telco

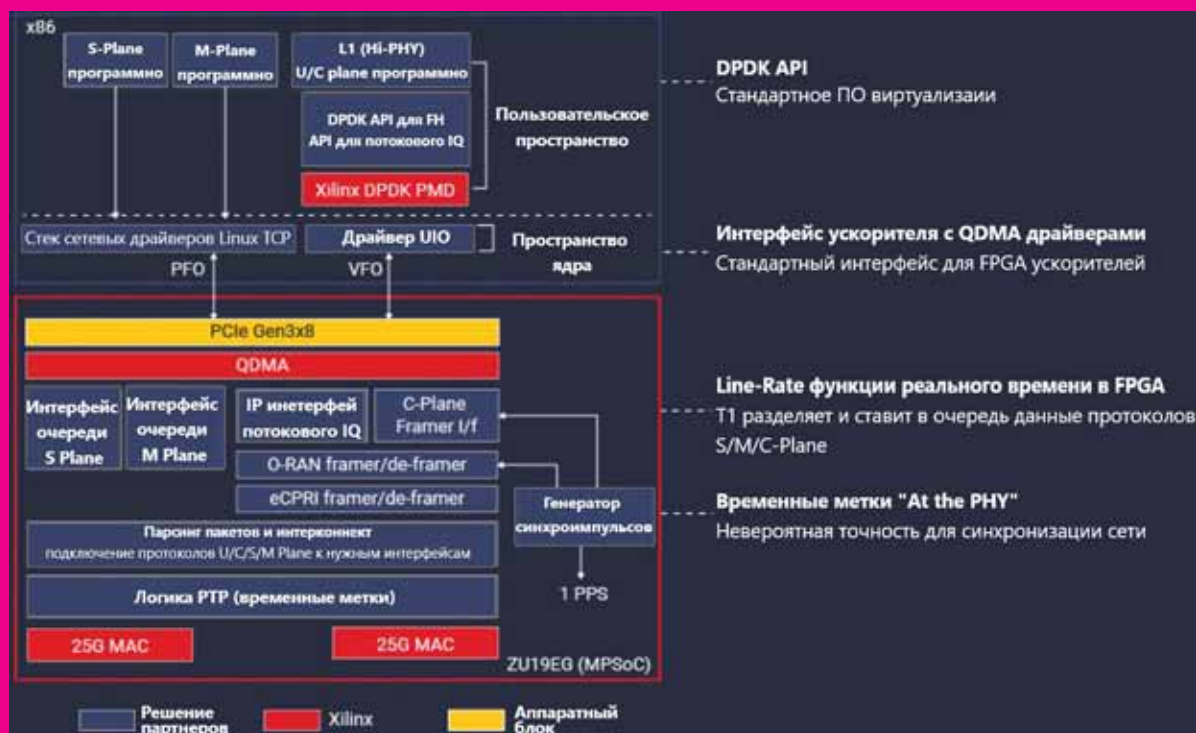


Рис. 2. Структура базового проекта 5G Fronthaul

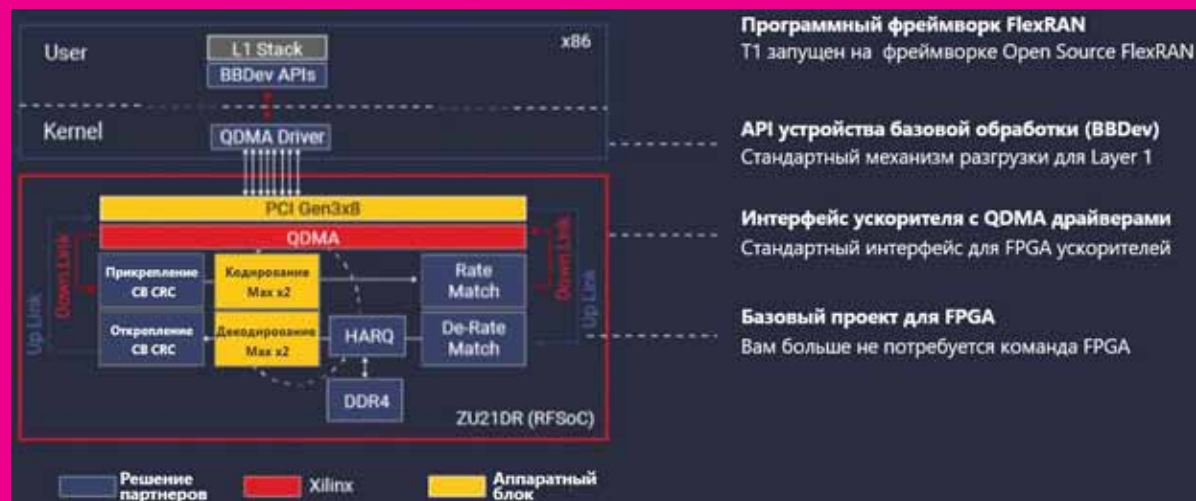


Рис. 3. Структура базового проекта Level 1

Таблица. Ключевые особенности ускорителя Xilinx T1

Параметр	Значение	Примечание
Вычислители	Xilinx ZU21DR RFSoc	Обработка сигнала основной полосы частот 5G
	Xilinx MPSOC ZU19EG	Обработка 5G O-RAN fronthaul termination
Память	DDR4, 4 Гбайт	х64-битная память, подключенная к PL
	DDR4, 2 Гбайт	х32-битная память, подключенная к PS
Интерфейсы	SFP28 Ethernet 25G	Два слота
	PCIe x16	Разделенный на два x8
	JTAG	Разъемы для отладки
Формфактор	FNHL	х16 стандартный форм-фактор сетевой карты (112х168 мм)
Потребление	75 Вт	

Базовые проекты

Традиционный подход к проектированию ускорителей на базе FPGA требует наличия в компании команды разработчиков RTL и микропрограмм для создания, интеграции и развертывания ускорителя. Xilinx и партнеры экосистемы компании разработали ряд базовых проектов для ускорителя Xilinx T1. Основная цель — предоставить готовое решение на основе IP-ядер, которые можно использовать без необходимости разработки проектов на уровне RTL и изучения технологии FPGA в целом.

Сейчас доступно два базовых проекта: 5G Fronthaul (рис. 2) и Level 1 (рис. 3).

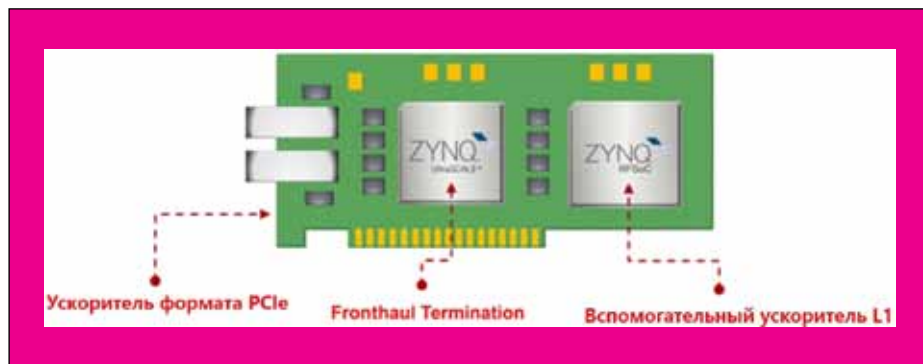


Рис. 4. Расположение вычислителей в ускорителе Xilinx T1

Каждый из базовых проектов выполняется на одном из двух отдельных вычислителей, установленных в ускорителе T1 (рис. 4): на ZYNQ MPSoC обрабатываются задачи

fronthaul termination, а на ZYNQ RFSoc ведется обработка L1.

Xilinx также опубликовал несколько специальных медиарелизов по ускорителю T1:

небольшая презентация [2] и видео [3] с более детальным разбором базовых блоков 5G и видением Xilinx применимости ускорителя T1 в архитектуре сетей пятого поколения, которые доступны для скачивания и просмотра на официальной странице ускорителя Xilinx T1 [4]. ■

Литература

1. www.xilinx.com/news/media-kits/xilinx-ships-multi-function-telco-accelerator-card-for-5g.html#releases
2. www.xilinx.com/news/media-kits/xilinx-ships-multi-function-telco-accelerator-card-for-5g.html#presentation
3. www.xilinx.com/news/media-kits/xilinx-ships-multi-function-telco-accelerator-card-for-5g.html#video
4. www.xilinx.com/applications/wired-wireless/telco.html